

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.
H01J 17/49

(11) 공개번호
(43) 공개일자

10-2004-0032508
2004년04월17일

(21) 출원번호	10-2002-0061688
(22) 출원일자	2002년10월10일
(71) 출원인	엘지전자 주식회사 대한민국 150-721 서울특별시 영등포구 여의도동 20번지
(72) 발명자	이병준 대한민국 138-879 서울특별시 송파구 풍납2동 503-7호
(74) 대리인	김영호
(77) 심사청구	있음
(54) 출원명	플라즈마 디스플레이 패널

요약

본 발명은 전극의 형상을 변경함으로써 고발광효율과 고방전효율을 갖도록 한 플라즈마 디스플레이 패널에 관한 것이다.

본 발명의 실시예에 따른 플라즈마 디스플레이 패널은 서스테인전극쌍을 가지며 서스테인전극쌍 각각은 서스테인전극쌍 위에 전면도포되어 서스테인전극쌍을 보호하는 보호막이 침식된 패턴을 따라 패터닝되는 투명전극을 구비하는 것을 특징으로 한다.

대표도

도6

명세서

도면의 간단한 설명

도 1은 종래의 교류형 면방전 플라즈마 디스플레이 패널을 나타낸 사시도이다.

도 2는 도 1에 도시된 플라즈마 디스플레이 패널을 나타낸 단면도이다.

도 3은 종래의 교류형 면방전 플라즈마 디스플레이 패널의 서스테인전극쌍을 나타낸 평면도이다.

도 4는 다른 구조를 갖는 종래 교류형 면방전 플라즈마 디스플레이 패널의 서스테인전극쌍을 나타낸 평면도이다.

도 5는 또 다른 형태의 구조를 갖는 종래 교류형 면방전 플라즈마 디스플레이 패널의 서스테인전극쌍을 나타낸 평면도이다.

도 6은 본 발명의 제 1 실시 예에 따른 플라즈마 디스플레이 패널을 나타낸 단면도이다.

도 7은 종래 PDP의 면방전시 발생하는 적외선을 열추적 고속카메라로 촬영한 사진이다.

도 8은 가속구동된 종래 PDP의 보호층을 촬영한 SEM 사진이다.

도 9는 본 발명의 제 2 실시 예에 따른 플라즈마 디스플레이 패널을 나타낸 단면도이다.

도 10은 본 발명의 제 3 실시 예에 따른 플라즈마 디스플레이 패널을 나타낸 단면도이다.

도 11은 본 발명의 제 4 실시 예에 따른 플라즈마 디스플레이 패널을 나타낸 단면도이다.

<도면의 주요부분에 대한 부호의 간단한 설명>

1 : 상부유리기판 2 : 하부유리기판

3 : 격벽 4 : 하부 유전층

5 : 형광체 6 : 상부 유전층

BEST AVAILABLE COPY

7 : 보호막층 9,39,49,59 : 서스테인전극쌍

9a,39a,49a,59a,69a,79a: 투명전극 9b,39b,49b,59b,69b,79b: 금속버스전극

26 : 방전공간 45,87 : 슬릿

48,58 : 대면부 55 : 절개부

X,X1,X6,X7,X8,X9 : 어드레스전극 Y,Y1,Y6,Y7 : 스캔전극

Z,Z1,Z6,Z7 : 서스테인전극

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 플라즈마 디스플레이 패널에 관한 것으로, 특히 전극의 형상을 변경시킴으로써 고방전효율 및 고발광효율을 갖도록 한 플라즈마 디스플레이 패널에 관한 것이다.

플라즈마 디스플레이 패널(Plasma Display Panel; 이하 'PDP'라 함)은 통상 He+Xe, Ne+Xe, He+Ne+Xe 등의 가스 방전 시 발생하는 147nm의 자외선에 의해 형광체를 발광시킴으로써 문자 또는 그래픽을 포함한 화상을 표시하게 된다. 이러한 PDP는 박막화와 대형화가 용이하여 대면적 평판 디스플레이로서 주목받고 있을 뿐만 아니라 최근 업체들의 상업적인 생산이 개시되어 시장을 넓혀 가고 있다.

도 1 및 도 2를 참조하면, 통상적으로 많이 사용되는 3전극 교류(AC) 방식의 PDP의 구조가 도시되어 있다.

도 1을 참조하면, 상/하부 유리기판(1,2)이 일정한 간격을 두고 평행하게 배치된다. 하부 유리기판(2)에는 하부 유전층(4)이 적층되며 그 사이에 어드레스전극(X)이 배치된다. 하부 유전층(4) 위에는 어드레스전극(X)을 사이에 두고 격벽(3)이 신장된다. 격벽(3)에 의해 마련되어진 방전 공간에는 혼합가스가 주입된다. 그리고 하부 유리기판(2)에서 격벽(3)과 방전셀의 저면에는 형광체(5)가 도포된다. 상부 유리기판(1)에는 상부 유전층(6)과 보호층(7)이 적층되며, 상부 유리기판(1)과 상부 유전층(6) 사이에 길이방향으로 금속버스전극(9b)이 접합되는 서스테인전극쌍(Y,Z)이 어드레스전극(X)과 직교되는 방향으로 나란하게 배치된다.

하부 유리기판(2)에서 신장되는 격벽(3)은 셀 간의 전기적, 광학적 간섭이 차단되도록 방전셀 내부에서 상/하부 유리기판(1,2)과 더불어 방전공간을 마련하게 된다.

형광체(5)는 방전시 발생하는 짧은 파장의 진공 자외선(Vacuum Ultraviolet : VUV)에 의해 여기되어 고유색의 가시광선을 발생하므로써 각 방전셀에서 빛의 3원색인 적색, 녹색, 청색(R, G, B)을 표시하게 된다.

상/하부 유전층(6, 4)은 방전시 전하를 축적하는 역할을 한다. 보호층(7)은 방전시 플라즈마 입자들의 스퍼터링 현상으로부터 상부 유전층(6)을 보호하는 역할을 하며, 주로 산화마그네슘(MgO)으로 이루어지고 있다.

어드레스전극(X)은 어드레스전극(X)과 서스테인전극쌍(Y,Z) 중 한 전극에 전압이 인가되면 어드레스 방전을 일으키게 되어 방전셀을 선택하게 된다.

서스테인전극쌍(Y,Z)은 어드레스 방전에 이어 서스테인전극쌍(Y,Z)에 서스테인 전압이 인가되어 서스테인 방전함으로써 방전을 유지한다. 서스테인전극쌍(Y,Z) 각각을 이루는 투명전극(9a)은 투명한 도전성물질(예를 들어, 인듐-틴-옥사이드(Indium-Tin-Oxide); ITO)로 형성되어 형광체(5)에서 발광된 가시광을 간섭하지 않게 된다. 그러나, 투명전극(9a)은 저항이 큰 도전성물질로 이루어져 있어 도전율이 낮다. 이러한 저항이 큰 투명전극(9a)은 서스테인전극쌍(Y,Z)의 방전 시 서스테인전극쌍(Y,Z)의 전압차를 유발하고 열을 발생한다. 이는, 방전셀마다 방전량의 차이를 초래하여 패널의 휘도차를 발생시키며 패널의 온도를 높이는 등 패널의 균일성을 떨어뜨린다. 이에 의해, 도전율이 높은 금속버스전극(9b)이 투명전극(9a)에 접속되어 서스테인전극쌍(Y,Z)의 저항을 줄임으로써 PDP의 균일성 및 효율특성을 향상시키게 된다.

이에 더불어, 서스테인전극쌍(9)은 투명전극(9a)의 재료특성을 향상시킴으로써 도전율을 향상시키는 것 외에 구조적인 개선을 통해 방전효율을 높일 수 있다.

현재 사용되고 있는 서스테인전극쌍(9)의 구조로는 도 3에 도시된 바와 같이 일자형 투명전극(39a)을 가지는 서스테인전극쌍(9)이 있다. 이 때, 서스테인전극쌍(39)에서는 전극쌍(Y3,Z3) 사이의 대향부에서 방전이 발생하기 시작하여 전극의 전체 면적으로 확대된다. 따라서, 방전공간과 격벽(3)을 모두 덮는 일자형 투명전극(9a)을 가지는 서스테인전극쌍(39)은 방전공간 내에서 방전이 발생하는 것뿐만 아니라 격벽(3) 부근에서의 방전도 발생하게 된다. 이러한 격벽(3) 부근의 방전은 방전공간 내에서의 방전과 달리 형광체를 여기시켜 가시광을 방출하는데 쓰이지 않고 격벽(3)에 흡수되어 전력을 낭비하게 되는 단점이 있다. 이와 같이 격벽(3) 등에 중첩되어 전력을 낭비하는 전극의 면적은 무효전극면적이라 하고, 낭비되는 전력은 무효전력이라 하기로 한다.

이러한 단점을 보완하기 위해 도 4 및 도 5에 도시된 바와 같은 개선된 구조를 갖는 투명전극(49a, 59a)들을 가지는 서스테인전극쌍(49, 59)이 제안되었다.

도 4에 도시된 서스테인전극쌍(49) 각각은 격벽(3) 부근이 슬릿(45) 형상으로 절개되도록 패터닝된 투명전극(49a)을 구비한다. 이러한 슬릿(45)을 구비한 투명전극(49a)은 격벽(3) 부근에 해당하는 투명전극(49a)의 무효전극면적이 제거되도록 패터닝하여 격벽(3) 부근에서의 무효방전 발생을 방지함으로써 격벽(3)으로 소모되어 버리는 방전을 최소화하게 된다. 이와 같이, 슬릿(45)을 구비한 서스테인전극쌍(49) 각각은 격벽(3) 부근의 무효전극면적을 없앴으로 인해 격벽(3)으로 소

모되는 비효율적인 방전을 억제하는 등 개선이 이루어졌다. 그러나, 투명전극(49a)의 전체면적은 감소하게 되므로 슬릿형 투명전극(49a)을 채용한 PDP의 휘도특성은 도 3에 도시된 바와 같은 일자형 투명전극(9a)보다 떨어진다. 이에 따라, 슬릿형 투명전극(49a)을 채용한 PDP는 제거된 무효전극면적으로 인해 효율이 향상된 비율과 투명전극(49a)의 전체면적감소로 인해 PDP의 휘도가 감소된 비율이 동일하여 발광효율 및 방전 효율을 원하는 수준까지 향상시키지 못하는 단점이 있다.

도 5에 도시된 서스테인전극쌍(59) 각각은 "T"자형 패턴의 투명전극(59a)을 구비한다. T자형 투명전극(59a)은 무효전극면적을 대폭 제거한 구조로 인해 무효전력의 소비를 줄일 수 있고 전체적인 전극의 면적이 적어 소비전력을 적게 소모함으로써 PDP의 방전효율을 높이는 장점이 있다. 이에 따라, PDP의 효율향상을 위해서는 T자형 투명전극(59a)을 채용하는 것이 매우 타당하게 여겨지는 추세이다. 그러나, T자형 투명전극(59a)은 무효전극면적뿐만 아니라 유효전극면적까지 제거됨으로써 도 3 및 도 4에 도시된 투명전극들(39a, 49a)에 비해 가장 휘도특성이 낮은 단점이 있다. 그러므로, 휘도특성의 감소를 최소화함과 아울러 무효전극면적을 최소화하여 효율특성을 향상시킬 수 있는 방안이 요구되고 있는 실정이다.

발명이 이루고자 하는 기술적 과제

따라서, 본 발명의 목적은 전극의 형상을 변경시킴으로써 고방전효율과 고발광효율을 가지도록 한 플라즈마 디스플레이 패널을 제공하는 데 있다.

발명의 구성 및 작용

상기 목적을 달성하기 위하여, 본 발명의 실시예에 따른 플라즈마 디스플레이 패널은 서스테인전극쌍을 가지며 서스테인전극쌍 각각은 서스테인전극쌍 위에 전면도포되어 서스테인전극쌍을 보호하는 보호막이 침식된 패턴을 따라 패터닝되는 투명전극을 구비하는 것을 특징으로 한다.

본 발명의 실시예에 따른 플라즈마 디스플레이 패널에 있어서, 투명전극은 방전셀 주기로 돌출된 돌출부를 가지며 돌출부의 폭이 방전셀의 중심으로 갈수록 넓어지는 것을 특징으로 한다.

본 발명의 실시예에 따른 플라즈마 디스플레이 패널에 있어서, 돌출부의 양측면 각각은 임의의 곡률로 정의된 곡선을 따라 패터닝된 것을 특징으로 한다.

본 발명의 실시예에 따른 플라즈마 디스플레이 패널에 있어서, 투명전극은 방전셀 주기로 돌출된 돌출부를 가지며 돌출부의 폭이 방전셀의 중심으로 갈수록 넓어지고 방전셀의 가장자리로 갈수록 다시 넓어지는 것을 특징으로 한다.

본 발명의 실시예에 따른 플라즈마 디스플레이 패널에 있어서, 서스테인전극쌍은 투명전극에 접속되는 금속버스전극을 구비하는 것을 특징으로 한다.

본 발명의 실시예에 따른 플라즈마 디스플레이 패널에 있어서, 서스테인전극쌍에 교차하며 데이터신호가 인가되는 어드레스전극은 스트라이프 타입의 제 1 전극부와, 방전셀의 가장자리에 위치하는 제 1 전극부의 측면으로부터 돌출된 제 2 전극부를 구비하는 것을 특징으로 한다.

본 발명의 실시예에 따른 플라즈마 디스플레이 패널에 있어서, 제 2 전극부의 폭은 상기 방전셀의 가장자리로 갈수록 넓어지는 것을 특징으로 한다.

본 발명의 실시예에 따른 플라즈마 디스플레이 패널에 있어서, 어드레스전극은 제 1 전극부 및 제 2 전극부 사이에 형성된 슬릿을 구비하는 것을 특징으로 한다.

본 발명의 실시예에 따른 플라즈마 디스플레이 패널에 있어서, 슬릿은 금속버스전극에 중첩되는 것을 특징으로 한다.

본 발명의 실시예에 따른 플라즈마 디스플레이 패널에 있어서, 서스테인전극쌍 및 보호막 사이에 위치하는 유전체층은 유전상수가 15 내지 20 정도인 것을 특징으로 한다.

상기 목적 외에 본 발명의 다른 목적 및 이점들은 첨부 도면을 참조한 본 발명의 바람직한 실시 예에 대한 설명을 통하여 명백하게 드러나게 될 것이다.

이하, 본 발명의 바람직한 실시 예들을 도 6 내지 도 11을 참조하여 상세하게 설명하기로 한다.

도 6은 본 발명의 제 1 실시 예에 따른 PDP의 평면도를 나타낸다.

이러한 본 발명의 제 1 실시예에 따른 PDP는 도 1 내지 도 2에 도시된 종래 PDP에서 서스테인전극쌍(Y,Z)의 패턴이 변형되었다. 따라서, 본 발명의 제 1 실시예에 따른 PDP는 추가공정없이 서스테인전극쌍 제조용 마스크의 패턴을 수정하면 종래의 제작공정을 따라 제작 가능하다.

도 6을 참조하면, 본 발명의 제 1 실시예에 따른 PDP는 서스테인전극쌍(Y6,Z6) 각각이 방전셀 주기로 돌출되며 그 돌출부가 방전셀 중심부로 갈수록 폭이 넓어져 돌출부의 양측이 경사진 투명전극(69a)을 구비한다.

투명전극(69a)의 경사진 양측면(75)은 격벽에 대하여 소정의 경사각(예를 들면 격벽에 대하여 2~30°사이의 각도)으로 경사지며 경사진 양측면(75)은 임의의 곡률을 가진 곡선으로 패터닝된다. 이러한 패턴으로 제작한 이유는 도 7 및 도 8을 참조하여 설명하기로 한다.

도 7은 종래 PDP의 면방전시 발생하는 적외선을 열추적 고속카메라로 촬영한 사진이다.

도 7을 참조하면, PDP의 방전이 이루어진 초기(예를 들어, 150nsec)에는 전극쌍의 대향부에서 적외선이 발생하며, 시간의 흐름(예를 들어, 150nsec~400nsec)에 따라 적외선 발생부위는 전극쌍의 대향부에서부터 전극 전체로 퍼져 나간다. 이 때, 적외선은 형광체를 발광시키는 진공 자외선에 비례하는 양으로 발생하는 것이기 때문에 도 7에 도시된 바와 같은 적외선 촬영 사진은 PDP의 방전 시 서스테인전극쌍의 방전경로를 나타낸 것으로 간주할 수 있게 된다. 여기서, 적외선의 발생부위는 어드레스 전극의 형상과 유사하므로 어드레스 전극은 서스테인전극쌍의 방전경로를 가이드(guide)한다는 것을 유추할 수 있다. 이 때, PDP의 방전이 셀의 가장자리까지 이루어지게 되면 PDP의 효율은 더욱 향상되므로 방전경로를 가이드하는 어드레스전극 구조의 변경을 통해 PDP의 효율향상을 도모할 수 있게 된다.

어드레스전극의 역할과 더불어 서스테인전극쌍의 역할은 도 8을 참조하여 설명하기로 한다.

도 8은 종래 PDP를 장시간 고속구동한 후, 보호막을 촬영한 SEM 사진이다.

도 8을 참조하면, 보호막이 호린 부위(E)와 호리지 않은 부위(NE)가 도시되어 있다. 호린 부위(E)는 PDP의 방전시 이온의 스퍼터링에 의해 보호층이 침식된 부분에 해당한다. 호리지 않은 부위(NE)는 보호층이 침식되지 않은 부위에 해당한다. 여기서, 이온의 스퍼터링은 방전시에 발생하는 현상이므로 보호층의 침식된 부분은 방전이 발생하는 부분을 나타낼 수 있다. 이러한 침식 부위(E)는 어드레스전극이 위치하는 부분을 따라 형성되므로 어드레스전극이 방전경로를 가이드하는 매개체가 됨을 다시 한 번 확인할 수 있다. 또한, 이러한 이온의 스퍼터링에 의해 보호막이 침식된 호린 부위(E)는 호려진 정도가 심할수록 방전이 많이 발생하는 부위임을 나타낸다. 이를 통해, 서스테인전극쌍 중 방전이 특히 많이 발생하는 부위를 알 수 있게 된다. 그리고, 호리지 않은 부위(NE)를 통해 서스테인전극쌍 중 전력을 소모하면서도 방전이 잘 일어나지 않는 무효전극면적을 알 수 있게 된다.

따라서, 본 발명의 제 1 실시예에 따른 PDP는 보호막의 침식부위(E) 및 침식되지 않은 부위(NE)를 참조하여 투명전극(69a)을 패터닝함으로써 무효전극면적이 정확히 제거된 투명전극(69a)을 구비하게 된다. 그러므로, 본 발명의 제 1 실시예에 따른 PDP는 종래 T자형 투명전극이 유효전극면적도 제거된 것에 비해 무효전극면적만 제거된 투명전극(69a)을 채용함으로써 휘도저하를 방지하게 된다. 그 결과, 본 발명의 제 1 실시예에 따른 PDP는 휘도저하를 최소화함과 아울러 효율특성을 향상시키게 된다.

도 9는 본 발명의 제 2 실시예에 따른 PDP의 평면도를 나타낸다.

이러한 본 발명의 제 2 실시예에 따른 PDP는 도 1 내지 도 2에 도시된 종래 PDP에서 서스테인전극쌍(Y,Z) 및 어드레스전극(X)의 패턴이 변형되었다. 따라서, 본 발명의 제 2 실시예에 따른 PDP는 추가공정없이 서스테인전극쌍 및 어드레스전극 제조용 마스크의 패턴을 수정하면 종래의 제작공정을 따라 제작 가능하다.

도 9를 참조하면, 본 발명의 제 2 실시예에 따른 PDP는 서스테인전극쌍(Y,Z) 각각이 방전셀 주기로 돌출되며 그 돌출부가 방전셀 중심부로 갈수록 폭이 넓어져 돌출부의 양측이 경사지고, 셀의 가장자리에서는 반대로 폭이 약간 넓어진 투명전극(79a)과, 스트라이프 타입의 제 1 전극부(86)와, 셀의 가장자리에 해당하는 제 1 전극부(86)의 측면으로부터 돌출된 제 2 전극부(85)를 구비한 어드레스전극(X)을 구비한다.

투명전극(79a)의 경사진 양측면(75)은 방전셀의 중심부로 갈수록 폭이 넓어져 격벽에 대하여 소정의 경사각(예를 들면 격벽에 대하여 2~30° 사이의 각도)으로 경사지게 되며, 방전셀의 가장자리에서는 150~178°사이의 각도로 경사지게 되어 방전셀 가장자리에서 다시 폭이 넓어지게 된다. 이러한 패턴으로 제작한 이유는 도 7 및 도 8을 참조하여 후술하기로 한다.

어드레스전극(X)의 제 1 전극부(86)는 스트라이프 형상으로 격벽(3)과 평행하게 신장된다. 제 2 전극부(85)는 셀의 가장자리에 해당하는 제 1 전극부(86)의 측면으로부터 돌출되어 셀의 중심부쪽으로 갈수록 폭이 좁아진다. 즉, 제 2 전극부(85)는 셀의 가장자리에서 폭이 약간 넓어지도록 금속버스전극(69b)에 대하여 소정의 경사각(예를 들면, 금속버스전극에 대하여 2~30°사이의 각도)으로 경사진게 된다. 이러한 패턴으로 제작한 이유는 도 7 및 도 8을 참조하여 설명하기로 한다.

도 7은 종래 PDP의 면방전시 발생하는 적외선을 열추적 고속카메라로 촬영한 사진이다.

도 7을 참조하면, PDP의 방전이 이루어진 초기(예를 들어, 150nsec)에는 전극쌍의 대향부에서 적외선이 발생하며, 시간의 흐름(예를 들어, 150nsec~400nsec)에 따라 적외선 발생부위는 전극쌍의 대향부에서부터 전극 전체로 퍼져 나간다. 이 때, 적외선은 형광체를 발광시키는 진공 자외선에 비례하는 양으로 발생하는 것이기 때문에 도 7에 도시된 바와 같은 적외선 촬영 사진은 PDP의 방전 시 서스테인전극쌍의 방전경로를 나타낸 것으로 간주할 수 있게 된다. 여기서, 적외선의 발생부위는 어드레스 전극의 형상과 유사하므로 어드레스 전극은 서스테인전극쌍의 방전경로를 가이드(guide)한다는 것을 유추할 수 있다. 이 때, PDP의 방전이 셀의 가장자리까지 이루어지게 되면 PDP의 효율은 더욱 향상되므로 방전경로를 가이드하는 어드레스전극 구조의 변경을 통해 PDP의 효율향상을 도모할 수 있게 된다.

어드레스전극의 역할과 더불어 서스테인전극쌍의 역할은 도 8을 참조하여 설명하기로 한다.

도 8은 종래 PDP를 장시간 고속구동한 후, 보호막을 촬영한 SEM 사진이다.

도 8을 참조하면, 보호막이 호린 부위(E)와 호리지 않은 부위(NE)가 도시되어 있다. 호린 부위(E)는 PDP의 방전시 이온의 스퍼터링에 의해 보호층이 침식된 부분에 해당한다. 호리지 않은 부위(NE)는 보호층이 침식되지 않은 부위에 해당한다. 여기서, 이온의 스퍼터링은 방전시에 발생하는 현상이므로 보호층의 침식된 부분은 방전이 발생하는 부분을 나타낼 수 있다. 이러한 침식 부위(E)는 어드레스전극이 위치하는 부분을 따라 형성되므로 어드레스전극이 방전경로를 가이드하는 매개체가 됨을 다시 한 번 확인할 수 있다. 또한, 이러한 이온의 스퍼터링에 의해 보호막이 침식된 호린 부위(E)는 호려진 정도가 심할수록 방전이 많이 발생하는 부위임을 나타낸다. 이를 통해, 서스테인전극쌍 중 방전이 특히 많이 발생하는 부위를 알 수 있게 된다. 그리고, 호리지 않은 부위(NE)를 통해 서스테인전극쌍 중 전력을 소모하면서도 방전이 잘 일어나지 않는 무효전극면적을 알 수 있게 된다.

따라서, 본 발명의 제 2 실시예에 따른 PDP는 보호막의 침식부위(E)를 참조하여 경사진 돌출부를 가지도록 투명전극(79a)을 패터닝함으로써 무효전극면적을 제거하여 효율을 높이게 된다. 더불어, 본 발명의 제 2 실시예에 따른 PDP는 종래 T자형 투명전극이 유효전극면적도 제거된 것에 비해 무효전극면적만 제거된 투명전극(79a)을 채용함으로써 휘도저하를 방지하게 된다.

또한, 본 발명의 제 2 실시예에 따른 PDP는 방전셀의 가장자리까지 방전을 유도하도록 셀의 가장자리에 해당하는 어드레스전극(X)의 폭을 넓힘으로써 방전경로가 셀의 가장자리까지 확대되도록 한다.

그 결과, 본 발명의 제 2 실시예에 따른 PDP는 휘도저하를 최소화함과 아울러 효율특성을 향상시키게 된다.

도 10은 본 발명의 제 3 실시예에 따른 PDP의 평면도를 나타낸다.

이러한 본 발명의 제 3 실시예에 따른 PDP는 도 1 내지 도 2에 도시된 종래 PDP에서 어드레스전극(X)의 패턴이 변형되었다. 따라서, 본 발명의 제 3 실시예에 따른 PDP는 추가공정없이 어드레스전극 제조용 마스크의 패턴을 수정하면 종래의 제작공정을 따라 제작 가능하다.

도 10을 참조하면, 본 발명의 제 3 실시예에 따른 PDP는 스트라이프 형상의 제 1 전극부(86)와, 셀의 가장자리에서 제 1 전극부(86)의 측면으로부터 돌출된 제 2 전극부(85)를 가지는 어드레스전극(X8)을 구비한다.

어드레스전극(X8)의 제 1 전극부(86)는 스트라이프 형상으로 격벽(3)과 평행하게 신장된다. 제 2 전극부(85)는 셀의 가장자리에 해당하는 제 1 전극부(86)의 측면으로부터 돌출되며 제 2 전극부(85) 및 제 1 전극부(86) 사이의 일부분에 슬릿(87)이 형성되어 있어 셀의 가장자리에 위치하는 어드레스전극(X8)은 삼지창의 형상을 갖게 된다. 이러한 패턴으로 제작한 이유는 도 7 및 도 8을 참조하여 설명하기로 한다.

도 7은 종래 PDP의 면방전시 발생하는 적외선을 열추적 고속카메라로 촬영한 사진이다.

도 7을 참조하면, PDP의 방전이 이루어진 초기(예를 들어, 150nsec)에는 전극쌍의 대향부에서 적외선이 발생하며, 시간의 흐름(예를 들어, 150nsec~400nsec)에 따라 적외선 발생부위는 전극쌍의 대향부에서부터 전극 전체로 퍼져 나간다. 이 때, 적외선은 형광체를 발광시키는 진공 자외선에 비례하는 양으로 발생하는 것이기 때문에 도 7에 도시된 바와 같은 적외선 촬영 사진은 PDP의 방전 시 서스테인전극쌍의 방전경로를 나타낸 것으로 간주할 수 있게 된다. 여기서, 적외선의 발생부위는 어드레스 전극의 형상과 유사하므로 어드레스 전극은 서스테인전극쌍의 방전경로를 가이드(guide)한다는 것을 유추할 수 있다. 이 때, PDP의 방전이 셀의 가장자리까지 이루어지게 되면 PDP의 효율은 더욱 향상되므로 방전경로를 가이드하는 어드레스전극 구조의 변경을 통해 PDP의 효율향상을 도모할 수 있게 된다.

어드레스전극의 역할과 더불어 서스테인전극쌍의 역할은 도 8을 참조하여 설명하기로 한다.

도 8은 종래 PDP를 장시간 고속구동한 후, 보호막을 촬영한 SEM 사진이다.

도 8을 참조하면, 보호막이 흐린 부위(E)와 흐리지 않은 부위(NE)가 도시되어 있다. 흐린 부위(E)는 PDP의 방전시 이온의 스퍼터링에 의해 보호층이 침식된 부분에 해당한다. 흐리지 않은 부위(NE)는 보호층이 침식되지 않은 부위에 해당한다. 여기서, 이온의 스퍼터링은 방전시에 발생하는 현상이므로 보호층의 침식된 부분은 방전이 발생하는 부분을 나타낼 수 있다. 이러한 침식 부위(E)는 어드레스전극이 위치하는 부분을 따라 형성되므로 어드레스전극이 방전경로를 가이드하는 매개체가 됨을 다시 한 번 확인할 수 있다. 또한, 이러한 이온의 스퍼터링에 의해 보호막이 침식된 흐린 부위(E)는 흐려진 정도가 심할 수록 방전이 많이 발생하는 부위임을 나타낸다. 이를 통해, 서스테인전극쌍 중 방전이 특히 많이 발생하는 부위를 알 수 있게 된다. 그리고, 흐리지 않은 부위(NE)를 통해 서스테인전극쌍 중 전력을 소모하면서도 방전이 잘 일어나지 않는 무효전극면적을 알 수 있게 된다.

따라서, 본 발명의 제 3 실시예에 따른 PDP는 보호막의 침식부위(E)를 참조하여 셀의 가장자리에서 폭이 넓어지도록 어드레스전극(X8)을 패터닝함으로써 방전경로가 셀의 가장자리까지 확대되게 된다. 이에 의해, 본 발명의 제 3 실시예에 따른 PDP는 이러한 어드레스전극(X8)으로 인해 서스테인전극쌍(Y,Z)의 방전발생 영역을 대폭 넓히게 된다. 이는, 도 8에 도시된 바와 같은 보호막의 침식 부위(E)를 더욱 넓히게 되므로 결국 서스테인전극쌍(Y,Z)의 투명전극(9a)에 있어서의 무효전극면적을 줄이는 효과를 가져온다.

그러므로, 본 발명의 제 3 실시예에 따른 PDP는 전체 전극면적이 넓은 일자형 투명전극(9a)을 채용함으로써 PDP의 휘도저하를 방지하며 어드레스전극(X8)의 폭을 일부분 증가시켜 방전경로를 방전셀의 가장자리까지 대폭 확대함으로써 투명전극(9a)의 무효전극면적을 감소시켜 PDP의 효율특성을 향상시키게 된다.

그 결과, 본 발명의 제 3 실시예에 따른 PDP는 휘도저하를 최소화함과 아울러 효율특성을 향상시키게 된다.

도 11은 본 발명의 제 4 실시예에 따른 PDP의 평면도이다.

이러한 본 발명의 제 4 실시예에 따른 PDP는 도 1 내지 도 2에 도시된 종래 PDP에서 어드레스전극(X)의 패턴이 변형되었다. 따라서, 본 발명의 제 4 실시예에 따른 PDP는 추가공정없이 어드레스전극 제조용 마스크의 패턴을 수정하면 종래의 제작공정을 따라 제작 가능하다.

도 11을 참조하면, 본 발명의 제 4 실시예에 따른 PDP는 스트라이프 형상의 제 1 전극부(86)와, 금속버스전극(9b)에 중첩되는 영역에 해당하는 제 1 전극부(86)의 측면으로부터 돌출된 제 2 전극부(85)를 가지는 어드레스전극(X9)을 구비한다.

어드레스전극(X9)의 제 1 전극부(86)는 스트라이프 형상으로 격벽(3)과 평행하게 신장된다. 제 2 전극부(85)는 금속버스전극(9b)에 중첩되는 영역에 해당하는 제 1 전극부(86)의 측면으로부터 돌출되고 제 2 전극부(85) 및 제 1 전극부(86) 사이의 일부분에 슬릿(87)이 형성되어 있어 셀의 가장자리에 위치하는 어드레스전극(X9)은 삼지창의 형상을 갖게 된다. 이러한 패턴으로 제작한 이유는 도 7 및 도 8을 참조하여 설명하기로 한다.

도 7은 종래 PDP의 면방전시 발생하는 적외선을 열추적 고속카메라로 촬영한 사진이다.

도 7을 참조하면, PDP의 방전이 이루어진 초기(예를 들어, 150nsec)에는 전극쌍의 대향부에서 적외선이 발생하며, 시간의 흐름(예를 들어, 150nsec~400nsec)에 따라 적외선 발생부위는 전극쌍의 대향부에서부터 전극 전체로 퍼져 나간다. 이 때, 적외선은 형광체를 발광시키는 진공 자외선에 비례하는 양으로 발생하는 것이기 때문에 도 7에 도시된 바와 같은 적외선 촬영 사진은 PDP의 방전 시 서스테인전극쌍의 방전경로를 나타낸 것으로 간주할 수 있게 된다. 여기서, 적외선의 발생부위는 어드레스 전극의 형상과 유사하므로 어드레스 전극은 서스테인전극쌍의 방전경로를 가이드(guide)한다는 것을 유추할 수 있다. 이 때, PDP의 방전이 셀의 가장자리까지 이루어지게 되면 PDP의 효율은 더욱 향상되므로 방전경로를 가이드하는 어드레스전극 구조의 변경을 통해 PDP의 효율향상을 도모할 수 있게 된다.

어드레스전극의 역할과 더불어 서스테인전극쌍의 역할은 도 8을 참조하여 설명하기로 한다.

도 8은 종래 PDP를 장시간 고속구동한 후, 보호막을 촬영한 SEM 사진이다.

도 8을 참조하면, 보호막이 흐린 부위(E)와 흐리지 않은 부위(NE)가 도시되어 있다. 흐린 부위(E)는 PDP의 방전시 이온의 스퍼터링에 의해 보호층이 침식된 부분에 해당한다. 흐리지 않은 부위(NE)는 보호층이 침식되지 않은 부위에 해당한다. 여기서, 이온의 스퍼터링은 방전시에 발생하는 현상이므로 보호층의 침식된 부분은 방전이 발생하는 부분을 나타낼 수 있다. 이러한 침식 부위(E)는 어드레스전극이 위치하는 부분을 따라 형성되므로 어드레스전극이 방전경로를 가이드하는 매개체가 됨을 다시 한 번 확인할 수 있다. 또한, 이러한 이온의 스퍼터링에 의해 보호막이 침식된 흐린 부위(E)는 흐려진 정도가 심할 수록 방전이 많이 발생하는 부위임을 나타낸다. 이를 통해, 서스테인전극쌍 중 방전이 특히 많이 발생하는 부위를 알 수 있게 된다. 그리고, 흐리지 않은 부위(NE)를 통해 서스테인전극쌍 중 전력을 소모하면서도 방전이 잘 일어나지 않는 무효전극면적을 알 수 있게 된다.

따라서, 본 발명의 제 4 실시예에 따른 PDP는 보호막의 침식부위(E)를 참조하여 셀의 가장자리에서 폭이 넓어지도록 어드레스전극(X9)을 패터닝함으로써 방전경로가 셀의 가장자리까지 확대되게 된다. 이에 의해, 본 발명의 제 4 실시예에 따른 PDP는 이러한 어드레스전극(X9)으로 인해 서스테인전극쌍(Y,Z)의 방전발생 영역을 대폭 넓히게 된다. 이는, 도 8에 도시된 바와 같은 보호막의 침식 부위(E)를 더욱 넓히게 되므로 결국 서스테인전극쌍(Y,Z)의 투명전극(9a)에 있어서의 무효전극면적을 줄이는 효과를 가져온다. 또한, 본 발명의 제 4 실시예에 따른 PDP는 본 발명의 제 3 실시예에 따른 PDP에 비해 방전셀의 가장자리에서 보다 넓은 면적을 갖는 어드레스전극(X9)을 구비함으로써 방전경로가 더욱 확대된다.

그러므로, 본 발명의 제 4 실시예에 따른 PDP는 전체 전극면적이 넓은 일자형 투명전극(9a)을 채용함으로써 PDP의 휘도저하를 방지하며 어드레스전극(X9)의 폭을 일부분 증가시켜 방전경로를 방전셀의 가장자리까지 대폭 확대함으로써 투명전극(9a)의 무효전극면적을 감소시켜 PDP의 효율특성을 향상시키게 된다.

그 결과, 본 발명의 제 4 실시예에 따른 PDP는 휘도저하를 최소화함과 아울러 효율특성을 향상시키게 된다.

본 발명의 제 5 실시예에 따른 PDP의 평면도는 도 6과 같다.

이러한 본 발명의 제 5 실시예에 따른 PDP는 도 1 내지 도 2에 도시된 종래 PDP에서 서스테인전극쌍(Y,Z)의 패턴이 변형되었다. 따라서, 본 발명의 제 5 실시예에 따른 PDP는 추가공정없이 서스테인전극쌍 제조용 마스크의 패턴을 수정하면 종래의 제작공정을 따라 제작 가능하다.

도 6을 참조하면, 본 발명의 제 5 실시예에 따른 PDP는 고유전율을 갖는 상부유전체(도시하지 않음)와, 서스테인전극쌍(Y6,Z6) 각각이 방전셀 주기로 돌출되며 그 돌출부가 방전셀 중심부로 갈수록 폭이 넓어져 돌출부의 양측이 경사진 투명전극(69a)을 구비한다.

상부유전체는 유전상수가 15~20정도인 고유전체로 형성됨으로써 PDP의 방전시 발생하는 전하를 종래보다 더 많이 충전할 수 있게 된다.

투명전극(69a)의 경사진 양측면(75)은 격벽에 대하여 소정의 경사각(예를 들면 격벽에 대하여 2~30°사이의 각도)으로 경사지며 경사진 양측면(75)은 임의의 곡률을 가진 곡선으로 패터닝된다. 이러한 패턴으로 제작한 이유는 도 7 및 도 8을 참조하여 설명하기로 한다.

도 7은 종래 PDP의 면방전시 발생하는 적외선을 열추적 고속카메라로 촬영한 사진이다.

도 7을 참조하면, PDP의 방전이 이루어진 초기(예를 들어, 150nsec)에는 전극쌍의 대향부에서 적외선이 발생하며, 시간의 흐름(예를 들어, 150nsec~400nsec)에 따라 적외선 발생부위는 전극쌍의 대향부에서부터 전극 전체로 퍼져 나간다. 이 때, 적외선은 형광체를 발광시키는 진공 자외선에 비례하는 양으로 발생하는 것이기 때문에 도 7에 도시된 바와 같은 적외선 촬영 사진은 PDP의 방전 시 서스테인전극쌍의 방전경로를 나타낸 것으로 간주할 수 있게 된다. 여기서, 적외선의 발생부위는 어드레스 전극의 형상과 유사하므로 어드레스 전극은 서스테인전극쌍의 방전경로를 가이드(guide)한다는 것을 유추할 수 있다. 이 때, PDP의 방전이 셀의 가장자리까지 이루어지게 되면 PDP의 효율은 더욱 향상되므로 방전경로를 가이드하는 어드레스전극 구조의 변경을 통해 PDP의 효율향상을 도모할 수 있게 된다.

어드레스전극의 역할과 더불어 서스테인전극쌍의 역할은 도 8을 참조하여 설명하기로 한다.

도 8은 종래 PDP를 장시간 고속구동한 후, 보호막을 촬영한 SEM 사진이다.

도 8을 참조하면, 보호막이 흐린 부위(E)와 흐리지 않은 부위(NE)가 도시되어 있다. 흐린 부위(E)는 PDP의 방전시 이온의 스퍼터링에 의해 보호층이 침식된 부분에 해당한다. 흐리지 않은 부위(NE)는 보호층이 침식되지 않은 부위에 해당한다. 여기서, 이온의 스퍼터링은 방전시에 발생하는 현상이므로 보호층의 침식된 부분은 방전이 발생하는 부분을 나타낼 수 있다. 이러한 침식 부위(E)는 어드레스전극이 위치하는 부분을 따라 형성되므로 어드레스전극이 방전경로를 가이드하는 매개체가 됨을 다시 한 번 확인할 수 있다. 또한, 이러한 이온의 스퍼터링에 의해 보호막이 침식된 흐린 부위(E)는 흐려진 정도가 심할 수록 방전이 많이 발생하는 부위임을 나타낸다. 이를 통해, 서스테인전극쌍 중 방전이 특히 많이 발생하는 부위를 알 수 있게 된다. 그리고, 흐리지 않은 부위(NE)를 통해 서스테인전극쌍 중 전력을 소모하면서도 방전이 잘 일어나지 않는 무효전극면적을 알 수 있게 된다.

따라서, 본 발명의 제 5 실시예에 따른 PDP는 보호막의 침식부위(E) 및 침식되지 않은 부위(NE)를 참조하여 투명전극(69a)을 패터닝함으로써 무효전극면적이 정확히 제거된 투명전극(69a)을 구비하게 된다. 그러므로, 본 발명의 제 5 실시예에 따른 PDP는 종래 T자형 투명전극이 유효전극면적도 제거된 것에 비해 무효전극면적만 제거된 투명전극(69a)을 채용함으로써 휘도저하를 방지하게 된다.

또한, 본 발명의 제 5 실시예에 따른 PDP는 무효전극면적이 제거된 투명전극(69a)을 채용함과 아울러 고유전율을 갖는 유전체를 사용함으로써 무효전력의 손실을 최소화시키게 된다. 나아가, 고유전율을 갖는 유전체를 PDP에 사용하면 주변환경의 온도(예를 들어, 추운 지방에서 PDP가 사용되는 온도 또는 더운 지방에서 PDP가 사용되는 온도)에 관계없이 PDP를 제작할 수 있게 하여 고마진의 PDP제작이 가능하게 하며, PDP의 품질 또한 향상시킨다.

그 결과, 본 발명의 제 5 실시예에 따른 PDP는 휘도저하를 최소화함과 아울러 효율특성을 향상시키며 고마진의 특성을 갖게 된다.

발명의 효과

상술한 바와 같이, 본 발명의 실시예에 따른 PDP는 보호막의 침식부위 및 침식되지 않은 부위를 참조하여 투명전극을 패터닝함으로써 무효전극면적이 정확히 제거된 투명전극을 채용하게 된다. 그러므로, 본 발명의 실시예에 따른 PDP는 종래 T자형 투명전극이 유효전극면적도 제거된 것에 비해 무효전극면적만 제거된 투명전극을 채용함으로써 휘도저하를 방지하게 됨으로써 PDP의 휘도저하를 최소화함과 아울러 효율특성을 향상시키게 된다.

또한, 본 발명의 실시예에 따른 PDP는 보호막의 침식부위를 참조하여 셀의 가장자리에서 폭이 넓어지도록 어드레스전극을 패터닝함으로써 방전경로가 셀의 가장자리까지 확대되게 한다. 이러한 패턴의 어드레스전극은 서스테인전극쌍의 방전발생 영역을 대폭 넓히게 되어 서스테인전극쌍의 무효전극면적을 줄이는 효과를 가져온다. 이에 따라, 본 발명의 실시예에 따른 PDP는 투명전극의 무효전극면적이 감소됨과 아울러 전극면적이 넓은 투명전극을 채용할 수 있게 됨으로써 PDP의 휘도저하를 방지하며 PDP의 효율특성을 향상시키게 된다.

나아가, 본 발명의 실시예에 따른 PDP는 무효전극면적이 최대한 제거된 구조의 전극을 채용함과 아울러 고유전율을 갖는 유전체를 사용함으로써 무효전력 손실을 최소화시키게 된다.

한편, 본 발명에 따른 PDP는 투명전극 및 어드레스전극을 형성하는 마스크의 패턴을 수정하면 종래 제작공정과 동일한 공정하에서 제작할 수 있어 제작이 용이한 장점이 있다.

이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

(57) 청구의 범위

청구항 1.

서스테인전극쌍을 가지는 플라즈마 디스플레이 패널에 있어서,

상기 서스테인전극쌍 각각은,

상기 서스테인전극쌍 위에 전면도포되어 상기 서스테인전극쌍을 보호하는 보호막이 침식된 패턴을 따라 패터닝되는 투명전극을 구비하는 것을 특징으로 하는 플라즈마 디스플레이 패널.

청구항 2.

제 1 항에 있어서,

상기 투명전극은,

방전셀 주기로 돌출된 돌출부를 가지며 상기 돌출부의 폭이 상기 방전셀의 중심으로 갈수록 넓어지는 것을 특징으로 하는 플라즈마 디스플레이 패널.

청구항 3.

제 2 항에 있어서,

상기 돌출부의 양측면 각각은 임의의 곡률로 정의된 곡선을 따라 패터닝된 것을 특징으로 하는 플라즈마 디스플레이 패널.

청구항 4.

제 2 항에 있어서,

상기 투명전극은,

방전셀 주기로 돌출된 돌출부를 가지며 상기 돌출부의 폭이 상기 방전셀의 중심으로 갈수록 넓어지고 상기 방전셀의 가장자리로 갈수록 다시 넓어지는 것을 특징으로 하는 플라즈마 디스플레이 패널.

청구항 5.

제 1 항에 있어서,

상기 서스테인전극쌍은,

상기 투명전극에 접속되는 금속버스전극을 구비하는 것을 특징으로 하는 플라즈마 디스플레이 패널.

청구항 6.

제 2 항에 있어서,

상기 서스테인전극쌍에 교차하며 데이터신호가 인가되는 어드레스전극은,

스트라이프 타입의 제 1 전극부와,

상기 방전셀의 가장자리에 위치하는 상기 제 1 전극부의 측면으로부터 돌출된 제 2 전극부를 구비하는 것을 특징으로 하는 플라즈마 디스플레이 패널.

청구항 7.

제 6 항에 있어서,

상기 제 2 전극부의 폭은 상기 방전셀의 가장자리로 갈수록 넓어지는 것을 특징으로 하는 플라즈마 디스플레이 패널.

청구항 8.

제 6 항에 있어서,

상기 어드레스전극은,

상기 제 1 전극부 및 상기 제 2 전극부 사이에 형성된 슬릿을 구비하는 것을 특징으로 하는 플라즈마 디스플레이 패널.

청구항 9.

제 8 항에 있어서,

상기 슬릿은,

상기 금속버스전극에 중첩되는 것을 특징으로 하는 플라즈마 디스플레이 패널.

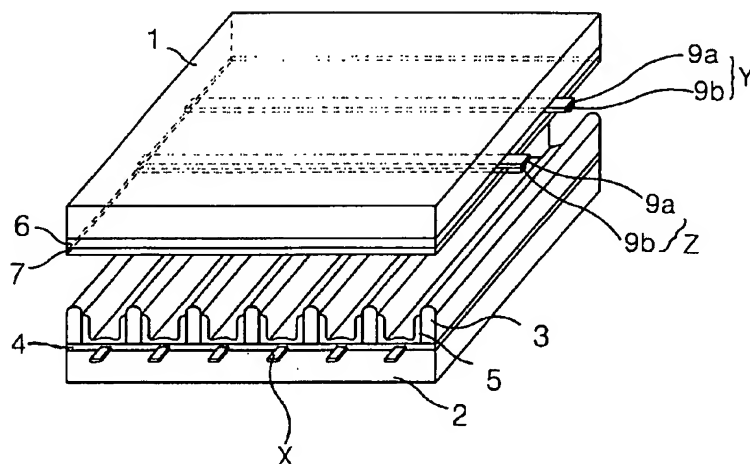
청구항 10.

제 1 항에 있어서,

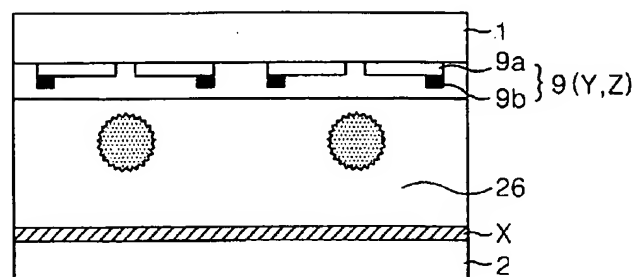
상기 서스테인전극쌍 및 상기 보호막 사이에 위치하는 유전체층은 유전상수가 15 내지 20 정도인 것을 특징으로 하는 플라즈마 디스플레이 패널.

도면

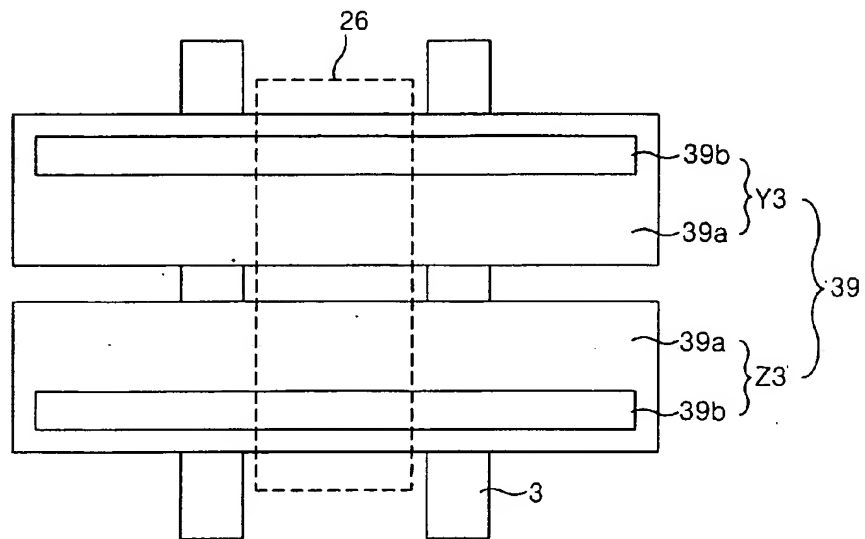
도면 1



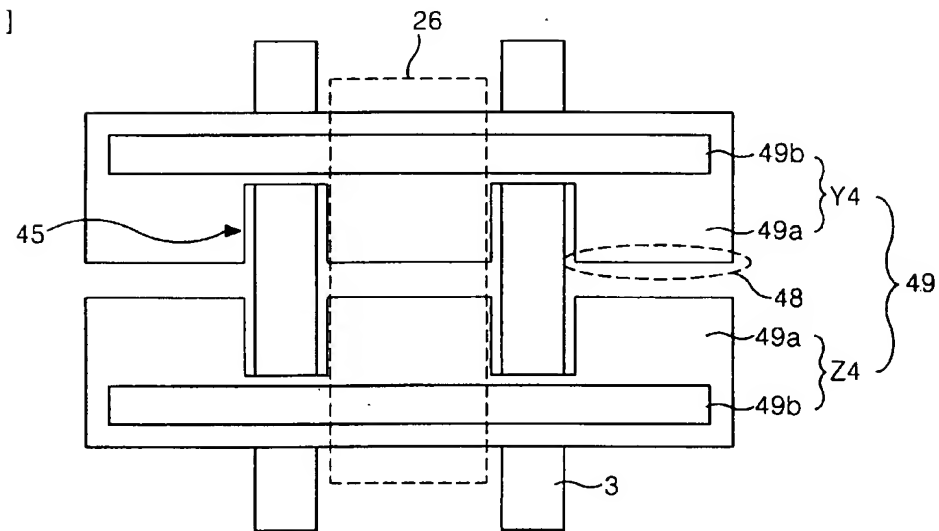
도면 2



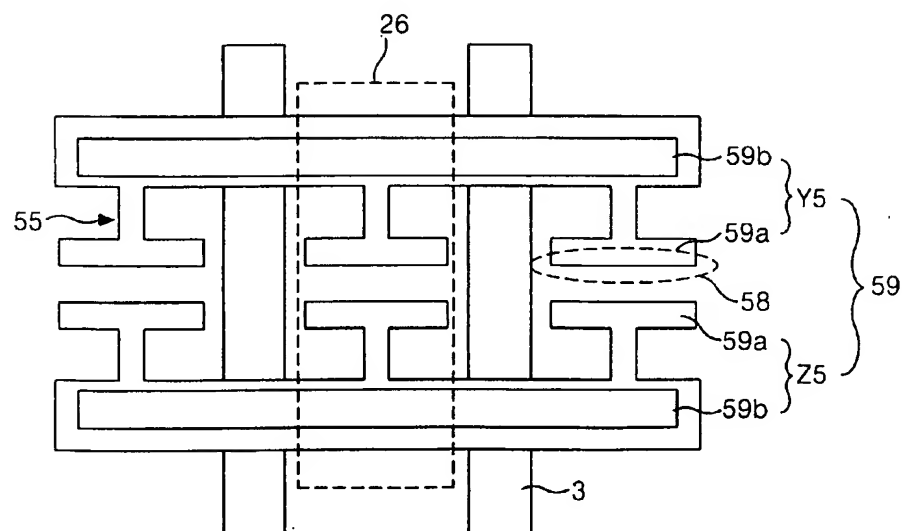
도면 3



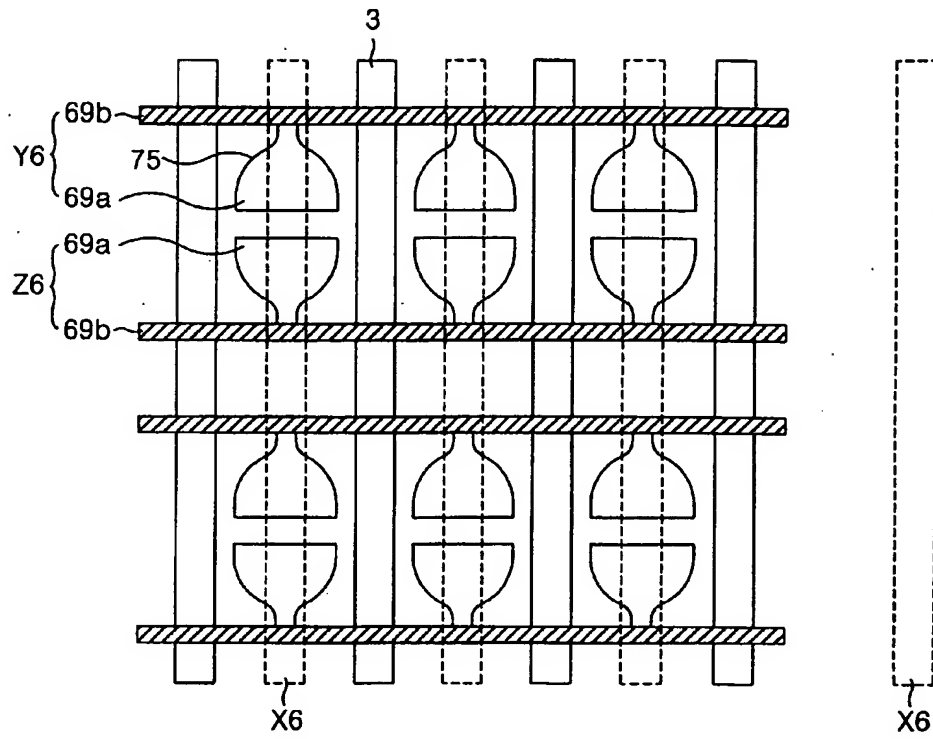
도면 4



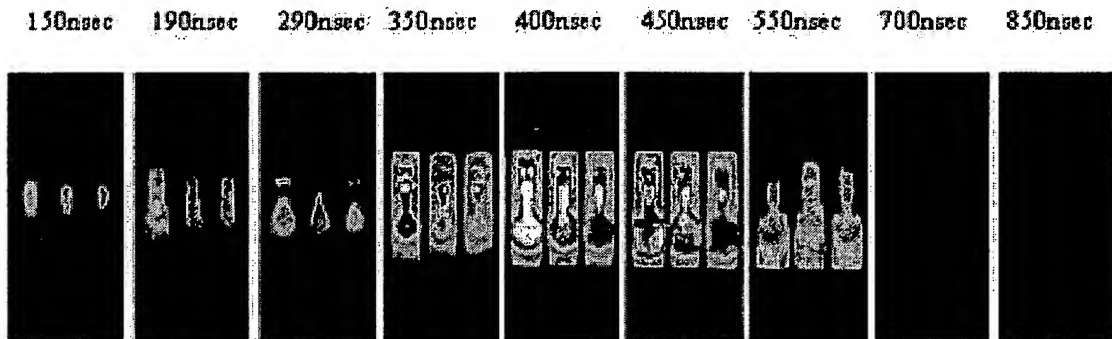
도면 5



도면 6



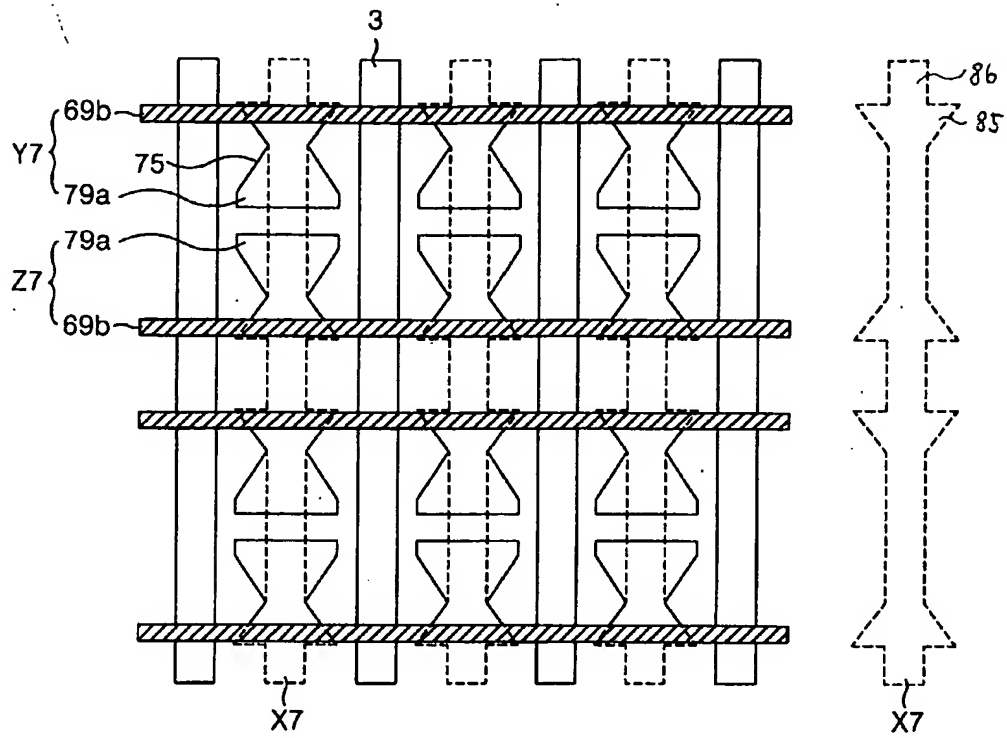
도면 7



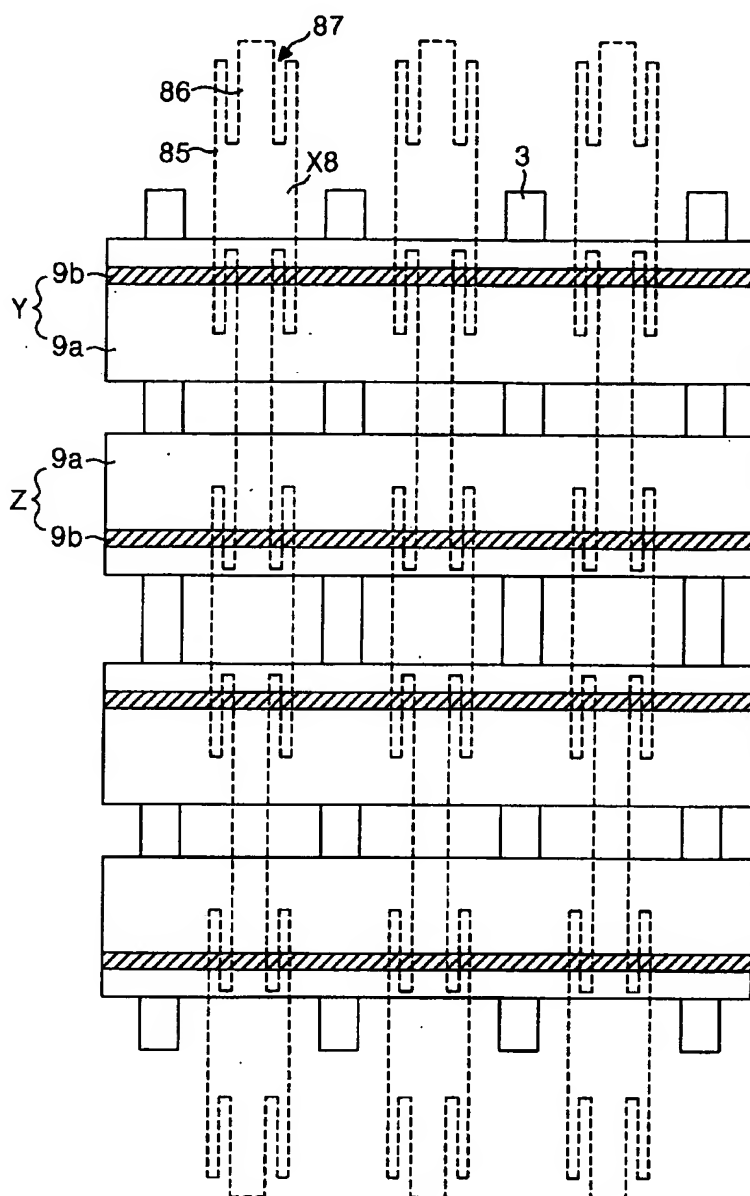
도면 8



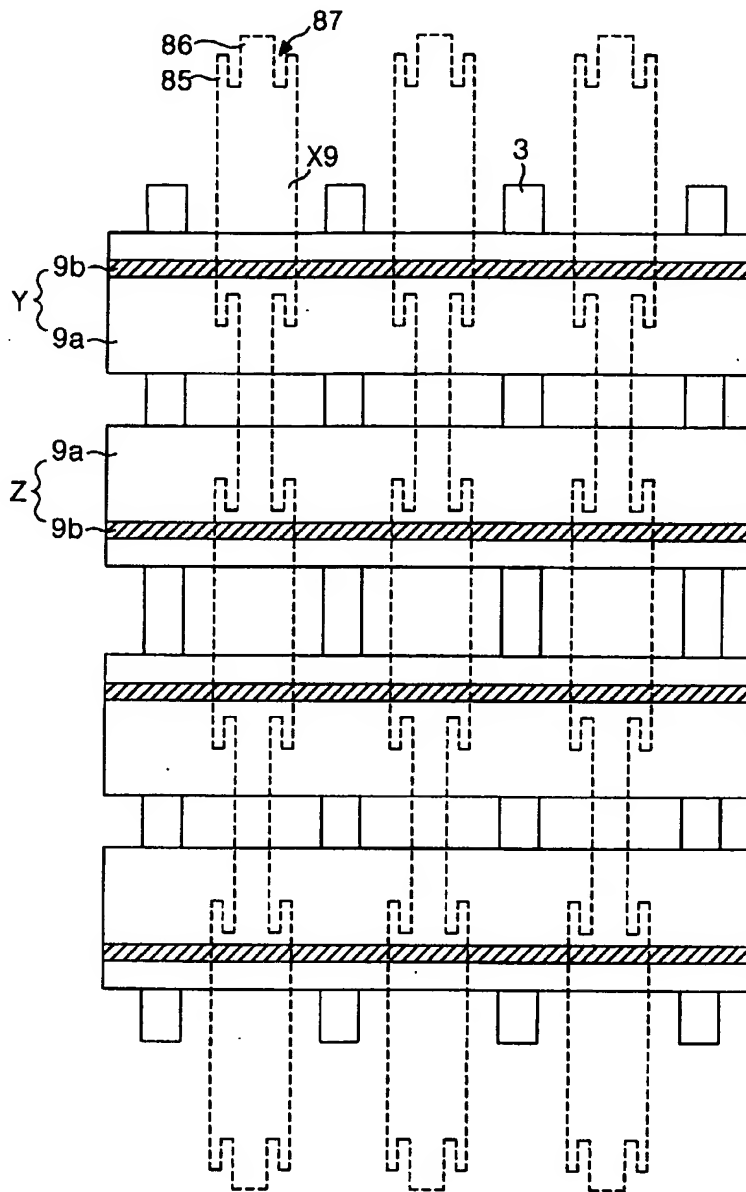
도면 9



도면 10



도면 11



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☒ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.